

## 非同步整流与同步整流的区别

### 引言

降压（BUCK）拓扑是开关电源经典的非隔离式拓扑结构，在降压拓扑中，当高侧功率管（High-side switch）导通时，输入电源给电感充电；当高侧功率管断开时，电感进行放电；在电感放电时，电感与低侧功率管（Low-side switch）形成续流回路，根据低侧功率管器件的控制方式不同，可以区分为同步整流与非同步整流。

本文以降压（BUCK）拓扑为例，介绍非同步整流与同步整流的区别。

### 结构差异

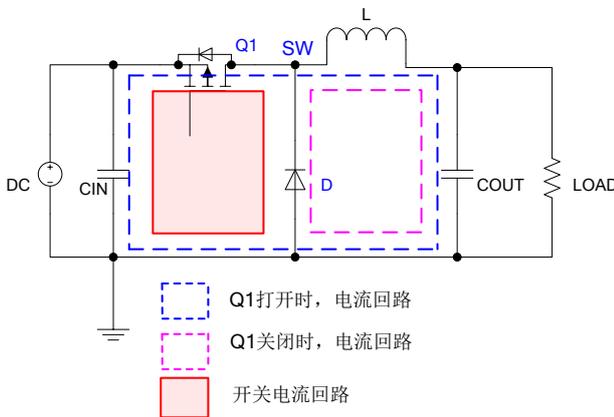


图 1.非同步整流

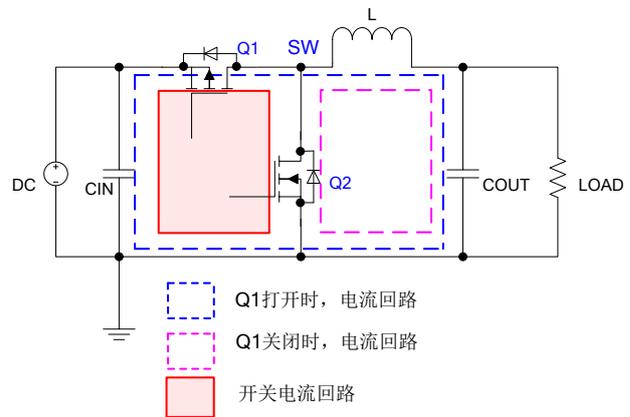


图 2.同步整流

#### 非同步整流

如图 1 所示，非同步整流电路中高侧功率管使用 MOS 管 Q1，续流管使用二极管 D，由于二极管的单向导电性，不用像控制 MOS 管一样需要额外的控制电路来控制通断，也不会出现两个功率管同时导通的场景，电路结构简单，稳定性好。

非同步整流电路中的高侧功率管 Q1 可以用 NMOS，也可以用 PMOS 来实现；续流二极管 D 则是通常使用肖特基二极管，因为肖特基二极管相对于其他类型二极管，导通电压更低，开关速度更快，反向恢复时间更小，可以达到减少电路工作损耗并保证系统稳定运行的效果。

#### 同步整流

如图 2 所示，同步整流电路中高侧与低侧功率管均使用 MOS 管，在电路工作过程中，Q1、Q2 均需要有控制电路根据开关时序同步控制 Q1 与 Q2 的导通或关断，所以该电路为同步整流型，同时，为了防止出现高侧与低侧功率管同时导通的异常情况，需要设置死区时间，在死区时间内，高侧与低侧功率管同时处于断开的状态，同步整流电路较非同步整流电路更复杂。

同步整流电路中的高侧功率管 Q1 可以用 NMOS，也可以用 PMOS 来实现，而低侧功率管 Q2 则是使用 NMOS。

基于非同步整流电路与同步整流电路的续流管器件不同，两者低侧功率管导通损耗上存在差异；在低侧功率管导通期间，电感电流流过低侧功率管会产生导通损耗，若是在 5A 的负载条件下，对于非同步整流电路中使用的二极管来说，即便是导通压降小的肖特基二极管，流过 5A 电流时也有 0.4V 左右的导通压降，而对于同步整流电路中使用的 MOS 管来说，假设 MOS 管导通电阻  $R_{DS(ON)}$  在 30mΩ 以下，5A 的电流流过此 MOS 管时的导通压降低于 0.15V；因此，同步整流电路低侧功率管的导通损耗远远低于非同步整流电路，尤其是在小占空比（输入输出压差大）输出重载情况下，低侧功率管的导通损耗会更明显。

工作波形差异

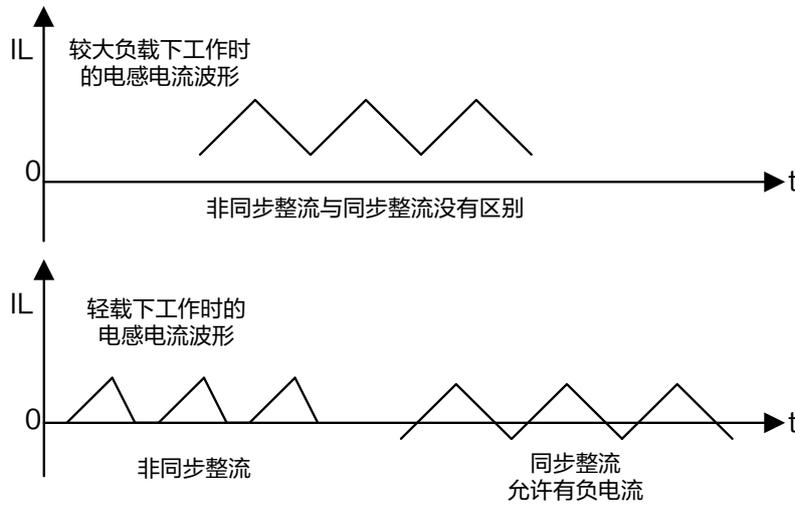


图 3.轻载下电感电流波形差异

如图 3 所示，电感感量一定情况下，负载较大时，每个开关周期内电感电流不会回落到 0A，非同步整流与同步整流的电感电流波形基本没有区别，电感电流波形是大于 0A、连续的三角波，其平均值等于输出电流。

当在轻载情况下，在下一个周期高侧功率管导通之前，电感电流已经降至 0A，非同步整流电路中由于二极管的单向导电性，电流只能通过二极管单向流动，因此不会出现负电流，非同步整流电路在此情况下 SW 点会出现振铃现象，此现象是由电感与系统中寄生的电容形成 LC 振荡导致（续流二极管，MOS 管等存在寄生电容），振荡频率也由它们确定，会带来较明显的 EMI 问题。

部分同步整流方案，允许电流逆向流动，因此当电感电流降至为 0A 后，输出端电容会通过电感、MOS 管形成放电回路，此时电感电流方向与之前放电方向相反，定义为负电流，从电感电流波形上看，电流是连续的。

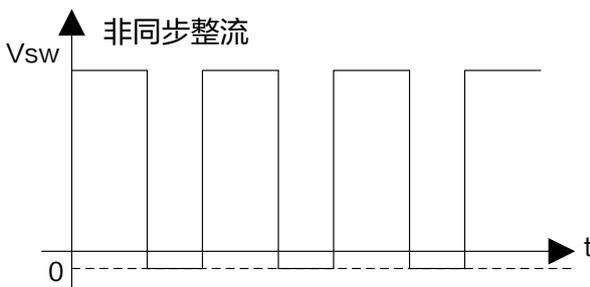


图 4.非同步整流电路 SW 点电压波形

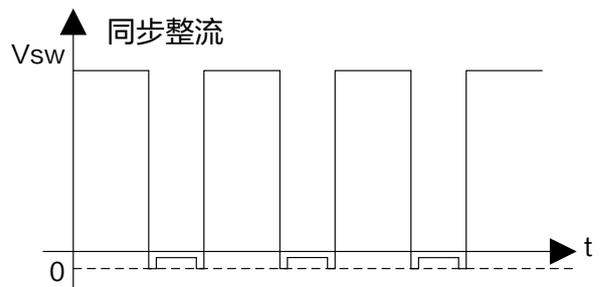


图 5.同步整流电路 SW 点电压波形

结合图 1 与图 3，SW 点会出现负压且非同步整流与同步整流的负压波形存在差异，具体原因为：

如图 1 所示非同步整流电路 Q1 关闭时的电流回路，电感电流经负载再通过二极管 D 回到 SW 点，因此图 4 中 SW 点的负压其实是电感续流时流经二极管产生的的二极管导通压降。

同步整流电路中，上文有提到过会存在死区时间防止两个 MOS 管同时导通，在死区时间内，两个 MOS 管同时断开，如图 2 同步整流电路，死区时间内电感电流只能通过 Q2 的体二极管续流，产生对应的 Q2 体二极管导通压降，在死区时间结束后，Q2 导通，此时电感电流通过 Q2 续流，由于 MOS 管的导通电阻极小，导通压降也很低，故 SW 电压波形接近 0V，即出现图 5 所示的 SW 点电压波形。